

METHOD AND SYSTEM FOR FABRICATING SEMICONDUCTOR DEVICE

METHOD AND SYSTEM FOR FABRICATING SEMICONDUCTOR DEVICE

Patent Number: JP8264530

Publication date: 1996-10-11

Inventor(s): NISHIBE HARUHITO;; IIO KOKI

Applicant(s): FUJITSU LTD

Requested Patent: ☐ JP8264530

Application Number: JP19950061278 19950320

Priority Number(s):

IPC Classification: H01L21/3205; C23C16/14; C23F4/00; C30B25/06; H01L21/28; H01L21/285; H01L21/3065

EC Classification:

EC Classification:

Equivalents:

Abstract

PURPOSE: To realize continuous deposition in a same chamber by forming a first tungsten film on an insulation layer through reduction of diborane and then forming a second tungsten film thereon through reduction of hydrogen or silane.

CONSTITUTION: A mixture gas of WF6 gas, B2 H6 gas and H2 gas is fed into a chamber and a first tungsten film 14 is formed on an insulation layer 12 by CVD. In this regard, the WF6 gas is principally reduced by the B2 H6 gas thus forming an adhesion layer 14. Subsequently, supply of the B2 H6 gas is stopped and the mixture gas of WF6 gas and H2 gas is fed into a chamber and a conductive layer 15 of second tungsten is formed by CVD. In this regard, the WF6 gas is reduced by the H2 gas thus forming the layer 15. Since the deposition can be carried out continuously in same chamber by simply switching the reaction gas, throughput can be enhanced.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-264530

(43) 公開日 平成8年(1996)10月11日

(51) IntCl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205			H 0 1 L 21/88	B
C 2 3 C 16/14			C 2 3 C 16/14	
C 2 3 F 4/00			C 2 3 F 4/00	A
C 3 0 B 25/06			C 3 0 B 25/06	
H 0 1 L 21/28	3 0 1		H 0 1 L 21/28	3 0 1 R
審査請求 未請求 請求項の数10 O L (全 11 頁) 最終頁に続く				

(21) 出願番号 特願平7-61278

(22) 出願日 平成7年(1995)3月20日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 西部 晴仁

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72) 発明者 飯尾 弘毅

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

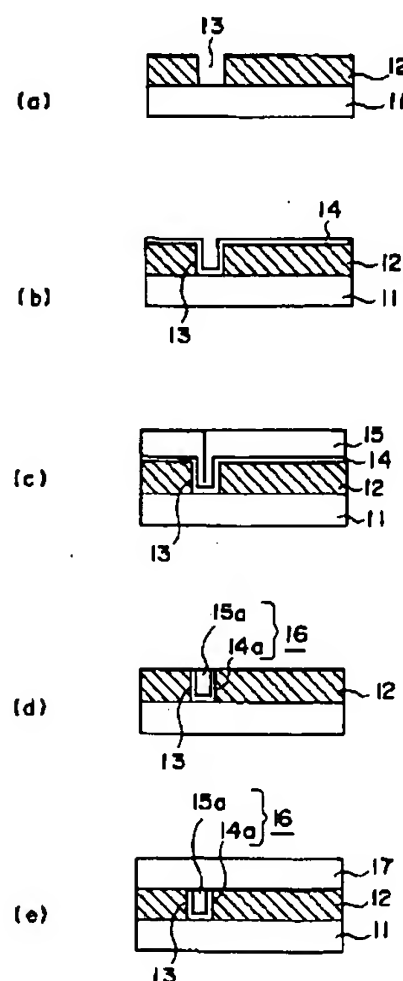
(74) 代理人 弁理士 岡本 啓三

(54) 【発明の名称】 半導体装置の製造方法及び半導体装置の製造装置

(57) 【要約】

【目的】 絶縁層上に密着層を介してタングステン膜を形成し、その後タングステン膜及び密着層をエッチングする半導体装置の製造方法及びドライエッチング装置に関し、スループットを低下させずに密着層及び主導電膜を形成すること、プロセスの安定性や再現性を確保すること、装置の設置面積を可能な限り縮小すること、装置の処理能力を低下させることなく低温エッチング後の基板表面での結露を防ぐこと、反応生成物を残すことなくレジスト膜の除去を行う。

【構成】 タングステンを含むガスを主としてジボランにより還元し、絶縁層11上に第1のタングステン膜14を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、第1のタングステン膜14上に第2のタングステン膜15を形成する工程とを有する。



【特許請求の範囲】

【請求項1】 タングステンを含むガスを主としてジボランにより還元し、絶縁層上に第1のタングステン膜を形成する工程と、

タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上に絶縁層を形成した後、前記絶縁層に開口を形成する工程と、

タングステンを含むガスを主としてジボランにより還元し、前記開口を被覆して前記絶縁層上に第1のタングステン膜を形成する工程と、

タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 前記第1のタングステン膜は、前記絶縁層と前記第2のタングステン膜との間の密着を強化する密着層であり、前記第2のタングステン膜は主導電層であることを特徴とする請求項1又は請求項2に記載の半導体装置の製造方法。

【請求項4】 前記第1のタングステン膜及び前記第2のタングステン膜はブランケットタングステンであることを特徴とする請求項1乃至請求項3のいずれかに記載の半導体装置の製造方法。

【請求項5】 前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜をエッチングして前記開口に埋め込むことを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜を選択的にエッチングして配線層を形成することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項7】 基板上に窒化チタン膜とタングステン膜とを順に形成する工程と、

減圧雰囲気中で、前記基板を -20°C 以下の温度に保持してフッ素を含むガスにより前記タングステン膜をエッチングする工程と、

前記タングステン膜のエッチング後に大気に曝さないで前記基板を前記窒化チタン膜のエッチング場所に移す工程と、

減圧雰囲気中で、前記基板を 15°C 以上の温度に保持して塩素又は塩素を含むガスにより前記窒化チタン膜をエッチングする工程とを有することを特徴とする半導体装置の製造方法。

【請求項8】 前記フッ素を含むガスは三フッ化窒素であることを特徴とする請求項7に記載の半導体装置の製造方法。

【請求項9】 レジスト膜をマスクとして前記タングス

テン膜と前記窒化チタン膜をエッチングした後、活性化したフッ素を含むガスと酸素を含むガスの混合ガスに前記レジスト膜を曝して除去することを特徴とする請求項7又は請求項8に記載の半導体装置の製造方法。

【請求項10】 基板の冷却手段を備え、活性化された第1のガスにより減圧状態で前記基板上の第1の被エッチング体をエッチングする第1のチャンバと、

前記基板の加熱手段及び冷却手段を備え、活性化された第2のガスにより減圧状態で前記基板上の第2の被エッチング体をエッチングする第2のチャンバと、

前記第1のチャンバ及び前記第2のチャンバとつながり、減圧状態を保持してこれらの間で前記基板を移動可能な搬送路とを有することを特徴とする半導体装置の製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法及び半導体装置の製造装置に関し、より詳しくは、絶縁層上に密着層を介してタングステン膜を形成し、その後タングステン膜及び密着層をエッチングする半導体装置の製造方法及びドライエッチング装置に関する。

【0002】近年、半導体装置の微細化、高集積化が進むにつれて、コンタクトホールやビアホールのアスペクト比は更に高くなる傾向にある。このため、ブランケットタングステンを用いてコンタクトホール等を埋め、上部配線層のカバレッジを改善して、上下配線層との間で良好なコンタクトを得る技術が必要となる。また、半導体装置の微細化、高集積化が進むにつれて、メタル配線層の信頼度の維持・向上が難しくなっている。特にサブミクロンレベルのメタル配線層として、アルミニウム或いはアルミニウム合金単層を用いる場合、ストレスマイグレーションやエレクトロマイグレーションの点から、高い信頼度を要求される製品への適用が難しくなっている。この対策として、アルミニウム膜と他の金属膜との積層配線構造、例えばAl膜/TiN膜等の多層の配線層が使用されている。しかし、より高い信頼性を得るために、新しい配線材料としてタングステンが使用されはじめています。

【0003】タングステン膜を用いた場合、下地絶縁層とタングステン膜の間の密着性を向上させるため、密着層と呼ばれる窒化チタン膜等の導電膜を介在させることが多い。現在、量産に適したこれらの膜のエッチング方法は確立されておらず、様々な検討がなされている。また、このエッチング方法に用いられるエッチング装置の開発も進んでいる。

【0004】

【従来の技術】一般に、ブランケットタングステン2は酸化膜1との密着性が悪く、図9(a)に示すような剥がれなどが生じることがある。このため、図9(b)に示すように、タングステン膜2と酸化膜1の間に密着層

3を介在させて密着性を高め、タングステン膜2の剥がれを防止している。

【0005】密着層3としてTiN膜が用いられることが多く、スパッタ法により形成されるが、層間絶縁膜やタングステン膜を形成するためのCVD法と異なるため、2つの成膜工程の間に装置への出し入れが伴い、スループットの低下を招く。また、近年CVD法によるTiN膜の形成技術も確立されてきつつあるが、ブランケットタングステンの堆積方法とは反応ガス等プロセス条件が大きく異なるため、同一チャンバ内での連続成膜は困難であり、やはりスループットの向上を図るためには適していない。

【0006】ところで、図10(a)に示すように、ジボラン(B_2H_6)の還元により形成されたタングステン膜2aは密着層を必要とせず、シリコン酸化膜1a等絶縁膜の上に直接形成することができるため、スループットの向上を図ろうとする場合に適している。また、ブランケットタングステンと同じCVD法であるため、プロセス開発等が容易に行えるという特徴を持つ。従って、図10(a)、(b)に示すように、絶縁膜1a上にジボランを用いて成膜されたタングステン膜2aを配線層として用いることも試されている。なお、図10(b)は半導体基板5上の絶縁膜1bに形成されたコンタクトホール6を通して底部の半導体基板5と接続する配線層2bを示す。

【0007】また、成膜されたチタンを含む合金膜及びタングステン膜から配線層を形成するため、これらをエッチングする工程が必要となる。タングステン膜のエッチングには、フッ素を含むガスが多く用いられ、そのエッチング時の基板温度が、加工形状の制御の上で重要なパラメータとなることが知られている。公知例によれば、例えば、基板温度は $-20^{\circ}C$ 以下の低温(実用上、 $-35^{\circ}C \sim -50^{\circ}C$ が好ましい。)であることが必要とされる。一方、この条件下では、チタンを含む合金のエッチングが進みにくく、更に、下地絶縁膜(シリコン酸化膜)とタングステン膜とのエッチングの選択比を大きくすることが難しいので、タングステン膜とチタンを含む合金膜とを同じチャンバ内でエッチングする場合に、非常にマージンの狭い条件となっている。

【0008】この問題を避けるため、異なるプロセス条件でそれぞれの膜をエッチングすることが必要となる。従って、従来、タングステン膜とチタンを含む合金膜を別々の装置でエッチングするという方法が採られてきた。

【0009】

【発明が解決しようとする課題】しかしながら、ジボランを用いてタングステン膜を成膜する場合、抵抗を減らすため厚膜化すると、図10(a)に示すように、そのタングステン膜2aの表面に凹凸4が生じる(表面モロロジが悪化する)こと、図10(b)に示すように、下

地の半導体基板5への侵入が顕著になり、半導体基板5に浅いPN接合が形成されている場合にその侵入層7がPN接合を貫いて電氣的ショートの原因となることなどの問題がある。

【0010】また、タングステン膜とTiN膜をエッチングする場合、前記したように、プロセスマージンが狭いため、製品量産時の安定性、再現性を確保する点で、同一チャンバ内でのエッチングは困難であり、スループットの向上を図れないという問題がある。プロセスマージンを広げるために、2台の装置で別々にエッチングするようにした場合、装置コストの増加や、設置面積の増大を招くという問題がある。

【0011】更に、上記以外にも、解決しなければならない以下のような問題がある。

①低温エッチングの場合には、エッチング後のウエハをそのまま大気中に出すと、ウエハが冷えているためウエハ表面で大気中の水分が結露し、ウエハ上に残留している反応生成物と反応して異物が生じたり、反応生成物の溶解液が生成されて配線層に作用し、形成した配線層に欠陥が生じたりするという問題がある。これを避けるため、水分を蒸発させるためのヒータ等が必要になるが、これは設備コストの増大ばかりでなく、加熱時間を必要とするため、ウエハの処理能力の低下を来す。

【0012】②レジスト膜をマスクとして低温でエッチングする場合、エッチング後のレジスト膜の側壁に除去しにくい反応生成物が付着しており、酸素プラズマを用いたアッシングでは除去しきれない場合が多い。この残留物があると、その上に絶縁膜を堆積したとき異常成長等が生じ、良品収率の低下を招く。また、この反応生成物を除去するための処理を加えることは、設備コストの増大や、ウエハの処理能力の低下を来す。

【0013】本発明は、上記の従来例の問題点に鑑みて創作されたものであり、スループットを低下させずに密着層及び主導電膜からなる配線層を形成すること、プロセスの安定性や再現性を確保すること、装置の設置面積を可能な限り縮小すること、装置の処理能力を低下させることなく低温エッチング後の基板表面での結露を防ぐこと、反応生成物を残すことなくレジスト膜の除去を行うことができる半導体装置の製造方法及び半導体装置の製造装置を提供することを目的とする。

【0014】

【課題を解決するための手段】上記課題は、第1に、タングステンを含むガスを主としてジボランにより還元し、絶縁層上に第1のタングステン膜を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法によって達成され、第2に、半導体基板上に絶縁層を形成した後、前記絶縁層に開口を形成する工程と、タングステンを含むガスを主としてジボランに

より還元し、前記開口を被覆して前記絶縁層上に第1のタングステン膜を形成する工程と、タングステンを含むガスを水素又はシランにより還元し、前記第1のタングステン膜上に第2のタングステン膜を形成する工程とを有することを特徴とする半導体装置の製造方法によって達成され、第3に、前記第1のタングステン膜は、前記絶縁層と前記第2のタングステン膜との間の密着を強化する密着層であり、前記第2のタングステン膜は主導電層であることを特徴とする第1又は第2の発明に記載の半導体装置の製造方法によって達成され、第4に、前記第1のタングステン膜及び前記第2のタングステン膜はブランケットタングステンであることを特徴とする第1乃至第3の発明のいずれかに記載の半導体装置の製造方法によって達成され、第5に、前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜をエッチングして前記開口に埋め込むことを特徴とする第4の発明に記載の半導体装置の製造方法によって達成され、第6に、前記第2のタングステン膜の形成後、前記第1のタングステン膜及び第2のタングステン膜を選択的にエッチングして配線層を形成することを特徴とする第4の発明に記載の半導体装置の製造方法によって達成され、第7に、基板上に窒化チタン膜とタングステン膜とを順に形成する工程と、減圧雰囲気中で、前記基板を -20°C 以下の温度に保持してフッ素を含むガスにより前記タングステン膜をエッチングする工程と、前記タングステン膜のエッチング後に大気に曝さないで前記基板を前記窒化チタン膜のエッチング場所に移す工程と、減圧雰囲気中で、前記基板を 15°C 以上の温度に保持して塩素又は塩素を含むガスにより前記窒化チタン膜をエッチングする工程とを有することを特徴とする半導体装置の製造方法によって達成され、第8に、前記フッ素を含むガスは三フッ化窒素であることを特徴とする第7の発明に記載の半導体装置の製造方法によって達成され、第9に、レジスト膜をマスクとして前記タングステン膜と前記窒化チタン膜をエッチングした後、活性化したフッ素を含むガスと酸素を含むガスの混合ガスに前記レジスト膜を曝して除去することを特徴とする第7又は第8の発明に記載の半導体装置の製造方法によって達成され、第10に、基板の冷却手段を備え、活性化された第1のガスにより減圧状態で前記基板上の第1の被エッチング体をエッチングする第1のチャンバと、前記基板の加熱手段及び冷却手段を備え、活性化された第2のガスにより減圧状態で前記基板上の第2の被エッチング体をエッチングする第2のチャンバと、前記第1のチャンバ及び前記第2のチャンバとつながり、減圧状態を保持してこれらの間で前記基板を移動可能な搬送路とを有することを特徴とする半導体装置の製造装置によって達成される。

【0015】

【作用】本発明に係る成膜方法においては、タングステ

ンを含むガスを主としてジボランにより還元して第1のタングステン膜を形成し、その上にタングステンを含むガスを水素又はシランにより還元して第2のタングステン膜を形成している。従って、反応ガスを切り換えるだけで、第1及び第2のタングステン膜を連続して形成することができる。これにより、ともにCVD法により、同じチャンバ内で成膜することが可能であり、スループットの向上を図ることができる。

【0016】また、ジボランの還元により形成された第1のタングステン膜を密着層とし、水素又はシランの還元によりその上に形成された第2のタングステン膜を主導電層とする配線層では、絶縁層との密着性を改善し、かつ表面モロロジを悪化させることなく厚膜化することが可能である。更に、半導体基板上の絶縁層に形成された開口に上記2層のタングステン膜を埋め込む場合、密着層としての第1のタングステン膜の上に主導電層としての第2のタングステン膜が形成されるため、ジボランの還元により形成され、開口の底部の半導体基板と接する第1のタングステン膜を薄くしてもよいので、半導体基板へのタングステンの侵入を抑制することが可能である。

【0017】また、本発明に係るエッチング方法によれば、 -20°C 以下の低温で、タングステン膜をエッチングし、 15°C 以上の温度でTiN膜をエッチングしている。従って、タングステン膜のエッチング時にはTiN膜との選択比の確保ができ、TiN膜のエッチング時にはTiN膜のエッチングレート、及び下地絶縁層との選択比が十分に確保できる。これにより、プロセスの安定性、再現性が確保できる。

【0018】更に、本発明に係るレジスト膜の除去方法においては、酸素ガスとフッ素を含むガスを用いたドライアッシングによりエッチング用マスクとして用いたレジスト膜を除去している。ところで、エッチングにより生成された反応生成物中にはタングステンやTiNが含まれているため、酸素ガスのみを用いたドライアッシングではこれらを除去することは非常に困難であるが、フッ素を含むガスを加えることにより、それらを効果的に除去することができる。

【0019】また、本発明に係るエッチング装置によれば、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバを減圧可能な搬送路で連結することにより、第1のチャンバから第2のチャンバに基板を大気に曝すことなく移動させることができる。このため、第2のチャンバに移された基板の表面には大気中の水分による結露が生じない。

【0020】更に、低温でのエッチングが可能な第1のチャンバからそれよりも高い温度でのエッチングが可能な第2のチャンバに移された基板の温度は上昇するため、基板の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図るこ

とができる。更に、2つのチャンバが連結されたエッチング装置を用いることで、2台の別々のエッチング装置を使用する場合に比べて装置コストの上昇を抑えることができ、かつ装置の設置面積の縮小を図ることができる。

【0021】

【実施例】

(1) 本発明の第1の実施例に係る密着層及び主導電層の成膜方法の説明

図3は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法に用いられるCVD装置の側面図である。図3に示すように、チャンバ91内にウエハ97を保持する、ヒータ93が内蔵された基板保持具92が設置されている。また、六フッ化タングステン(WF₆)ガスがチャンバ91内に導入される第1のガス導入口94と、ジボラン(B₂H₆)と水素(H₂)又はシラン(SiH₄)の混合ガスがチャンバ91内に導入される第2のガス導入口95と、不要な反応ガスを排出し、或いはチャンバ91内を減圧するために排気ポンプが接続される排気口96とが形成されている。なお、ヒータはチャンバの外部に設けられてもよい。

【0022】図1(a)～(e)は、図3のCVD装置を用いた、本発明の第1の実施例に係るコンタクトホール13の埋込み層(プラグ)の形成方法について示す断面図である。WF₆ガスを主としてジボランにより還元して形成されたタングステン膜を密着層14とし、WF₆ガスを水素により還元して形成されたタングステン膜を主導電層15とする。いずれのタングステン膜も成長の選択性を有しないブランケットタングステンとして形成される。

【0023】まず、図1(a)に示すように、シリコン基板(半導体基板)11上にシリコン酸化膜からなる絶縁層12を形成した後、絶縁層12にコンタクトホール13を形成する。このとき、コンタクトホール13の底部にシリコン基板11が露出している。次いで、図1

(b)に示すように、流量100cc/分のWF₆ガスと、流量100cc/分のB₂H₆ガスと、流量1000cc/分のH₂ガスの混合ガスをチャンバ91内に供給して、ガス圧力100Torr、基板温度450℃の条件で、CVD法により、絶縁層12上に膜厚100～1000Åの第1のタングステン膜(W膜)14を形成する。この場合、WF₆ガスは主としてB₂H₆ガスにより還元されて、第1のタングステン膜からなる密着層14が形成される。

【0024】続いて、図1(c)に示すように、B₂H₆ガスの供給を停止し、流量100cc/分のWF₆ガスと、流量1000cc/分のH₂ガスの混合ガスをチャンバ91内に供給して、ガス圧力100Torr、基板温度450℃の条件で、CVD法により、密着層14上に膜厚100～1000Åの第2のタングステン膜からなる主

導電層15を形成する。この場合、WF₆ガスはH₂ガスにより還元されて、第2のタングステン膜が形成される。これにより、コンタクトホール13内に第1及び第2のタングステン膜14、15が埋め込まれ、更に絶縁層12上にそれが積層される。このとき、シリコン基板11の表面はほぼ平坦となる。

【0025】次いで、図1(d)に示すように、NF₃ガスを用いたドライエッチングにより、エッチバックして絶縁層12上の第1及び第2のタングステン膜14、15を除去し、コンタクトホール13内にのみ第1及び第2のタングステン膜14a、15aを残す。これによりプラグ16が形成される。なお、エッチングガスとしてSF₆を用いてもよい。また、HF+HNO₃の混合液やH₂O₂+NH₃の混合液を用いたウェットエッチングを行ってもよい。

【0026】次に、図1(e)に示すように、コンタクトホール13を被覆して絶縁層12上にアルミニウム/銅合金膜を形成した後、パターニングして、前記プラグ16と接続する配線層17を形成する。これにより、シリコン基板11と配線層17はプラグ16を介して接続する。なお、その後、図2(b)に示すように、必要により、配線層17を被覆する層間絶縁膜18を形成し、更に上記と同じような工程を経て層間絶縁膜18に形成されたビアホール19内にプラグ22を埋め込み、更にプラグ22を介して配線層17と接続する別の配線層23を形成してもよい。

【0027】以上のように、本発明の第1の実施例に係る成膜方法によれば、密着層14を形成した後、チャンバ91に導入する反応ガスのうちジボランを停止するだけで、主導電層15を形成するための所望の反応ガスをチャンバ91内に供給することができるので、密着層14及び主導電層15を連続して形成することができる。これにより、ともにCVD法により、同じチャンバ91内で成膜することが可能であり、スループットの向上を図ることができる。

【0028】更に、シリコン基板11上の絶縁層12に形成されたコンタクトホール13に上記2層のタングステン膜を埋め込む場合、主導電層15としての第2のタングステン膜が形成されるため、ジボランの還元により形成され、コンタクトホール13の底部のシリコン基板11と接する密着層14としての第1のタングステン膜14を薄くしてもよいので、シリコン基板11へのタングステンの侵入を抑制することが可能である。

【0029】なお、上記の実施例では、密着層14及び主導電層15のタングステン膜をブランケットタングステンとして形成しているが、選択成長により形成してもよい。また、プラグ16を形成する場合に本発明を適用しているが、図2(a)に示すように、絶縁層12上に第1及び第2のタングステン膜14、15からなる配線層24を形成する場合にも本発明を適用することが可能

である。この場合、ジボランの還元により形成された第1のタングステン膜を密着層14とし、その上の水素の還元により形成された第2のタングステン膜を主導電層15とすることにより、これらのタングステン膜により作成された配線層では、絶縁層12との密着性を改善し、かつ表面モロジを悪化させることなく厚膜化することが可能である。

【0030】更に、下地の絶縁層12としてシリコン酸化膜を用いているが、リンガラス(PSG膜)、リンボロンガラス(BPSG膜)、シリコン窒化膜(SiON膜)又はシリコン窒化膜(SiN膜)等であってもよい。また、基板温度を450℃としているが、300℃程度以上であればよい。更に、密着層14を成膜するための反応ガスとして、 $B_2H_6 + WF_6 + H_2$ の混合ガスを用いているが、 $B_2H_6 + WF_6 + SiH_4$ の混合ガスを用いてもよい。また、主導電層15を成膜するための反応ガスとして、 $WF_6 + H_2$ の混合ガスを用いているが、 $WF_6 + SiH_4$ の混合ガスを用いてもよい。この場合、基板温度は350℃が適当である。

(2) 本発明の第2の実施例に係るエッチング装置の説明

図4(a)、図5、図6は、本発明の第2の実施例に係るエッチング装置について示す側面図である。

【0031】図4(a)は、異なる種類の導電膜のエッチングが可能な第1のチャンバ及び第2のチャンバが直列に接続されたエッチング装置の全体の構成について示す。図4(a)において、101は、被エッチング体が形成されたウエハ100の冷却手段を備え、活性化されたガスにより減圧状態でタングステン膜からなる主導電層(第1の被エッチング体)をエッチングするための第1のチャンバ、102は、ウエハ100の加熱手段及び冷却手段を備え、活性化されたガスにより減圧状態でタングステン膜からなる密着層(第2の被エッチング体)をエッチングする第2のチャンバ、103は、第1のチャンバ101及び第2のチャンバ102とつながり、減圧状態を保持して、それらの間でウエハ100を移動可能な搬送室(搬送路)である。

【0032】第1のチャンバ101と搬送室103の間及び第2のチャンバ102と搬送室103の間にはそれぞれウエハ100の通路を開閉する図示しないバルブが設けられている。104は第1のチャンバ101につながる入口側ロードロックチャンバである。第1のチャンバ101と入口側ロードロックチャンバ104の接続部と、接続部と反対側のウエハ100の入口とにそれぞれウエハ100の通路を開閉するバルブが設けられている。大気圧になっている入口側ロードロックチャンバ104内に外からウエハ100が搬入された後、既に減圧されている第1のチャンバ101の室内圧力に合うように入口側ロードロックチャンバ104内が減圧される。その後ウエハ100が第1のチャンバ101に搬入され

る。

【0033】105は第2のチャンバ102につながる出口側ロードロックチャンバである。第2のチャンバ101と出口側ロードロックチャンバ105の接続部と、接続部と反対側のウエハ100の出口とにそれぞれウエハ100の通路を開閉するバルブが設けられている。ウエハ100を第2のチャンバ102から出口側ロードロックチャンバ105に搬出する前に、既に減圧されている第2のチャンバ102内の圧力に合うように出口側ロードロックチャンバ105内が減圧される。続いて、ウエハの搬入後に出口側ロードロックチャンバ105内を大気圧に戻し、その後、出口側ロードロックチャンバ105から外にウエハ100が搬出される。

【0034】上記の各室は各室内を減圧するための排気ポンプ(排気装置)と接続される排気口106~110を有する。なお、図4(a)の構成のエッチング装置の代わりに、図4(b)のような構成のエッチング装置を用いてもよい。図4(b)はエッチング装置の全体の構成について示す平面図である。

【0035】図4(b)において、図4(a)と異なるところは、搬送室(搬送路)103aを中心にして第1及び第2のチャンバ101a、102aと入口側及び出口側ロードロックチャンバ104a、105aが搬送室103aに接続されていることである。従って、第1のチャンバ101a及び第2のチャンバ102aにシリコン基板100を出し入れする際、ともにシリコン基板100は同じ搬送室103aを通過することになる。各室101a/103a、102a/103a、104a/103a、105a/103a間の接続部にはシリコン基板100の通路を開閉する不図示のバルブが設けられている。また、入口側ロードロックチャンバ104aの入口と出口側ロードロックチャンバ105aの出口にもウエハ100の通路を開閉するバルブが設けられている。

【0036】図5は第1のチャンバ101により外部と仕切られた第1のエッチング室の詳細な構成について示す側面図である。図5において、111は第1のチャンバ101内に設置された、ウエハ100を保持する基板保持具で、温度制御された冷媒、例えば不凍液を添加した水等を通流させる流路(冷却手段)112が形成されている。また、基板保持具111はエッチングガスをプラズマ化するための高周波電力を印加する第1の電極を兼ねている。113はエッチングガスをプラズマ化するための高周波電力を印加する第2の電極で、第1の電極である基板保持具111と対向するように配置されている。上記第2の電極113には高周波電力を供給する高周波電源114が接続されている。また、第1の電極111は接地されている。

【0037】115はエッチングガスを第1のチャンバ101内に導入するためのガス導入口である。図6は第

2のチャンバ102により外部と仕切られた第2のエッチング室の詳細な構成について示す側面図である。図6の第2のエッチング室は第1のエッチング室とほぼ同様な構成を有する。第1のエッチング室と異なるところは、第2のチャンバ102内に設置された基板保持具121には載置された基板の温度を15℃以上に保持するために、基板を加熱するヒータ（加熱手段）122とそれを冷却する冷却手段123とを有する温度調節手段124が内蔵されていることである。

【0038】なお、基板保持具121は第1の電極を兼ね、第2の電極125との間で、高周波電力を印加し、電極121、125間の反応ガスをプラズマ化する。また、第2の電極125には高周波電源126が接続され、第1の電極121は接地されている。更に、第2のチャンバ102には、ガス導入口127と排気口109が接続されている。

【0039】上記のエッチング装置では、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバ101、102を減圧可能な搬送路103で連結することにより、第1のチャンバ101から第2のチャンバ102にウエハ100を大気に曝すことなく移動させることができる。このため、第2のチャンバ102に移されたウエハ100の表面には大気中の水分による結露が生じない。

【0040】また、低温でエッチングが行われる第1のチャンバ101からそれよりも高い温度でエッチングが行われる第2のチャンバ102に移されたウエハ100の温度は上昇するため、ウエハ100の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図ることができる。次に、レジスト膜を除去するためのプラズマアッシャについて、図7を参照しながら説明する。図7はダウンプローアッシャの構成を示す側面図である。

【0041】図7に示すように、チャンバ131はエッチング室132とプラズマ生成室133とマイクロ波導入室134に分割されている。エッチング室132とプラズマ生成室133の間はプラズマが通過する孔が形成された仕切り板で仕切られ、プラズマ生成室133とマイクロ波導入室134の間はマイクロ波が伝わる石英等の仕切り板136で仕切られている。

【0042】また、プラズマ生成室133には反応ガスをプラズマ生成室133内に導入するガス導入口138が形成されている。エッチング室132には不要な反応ガスを排出し、或いはエッチング室132及びプラズマ生成室133内を減圧するための図示しない排気ポンプが接続される排気口139が形成されている。更に、エッチング室132には処理が行われるウエハ100を載置する基板保持具137が設置されている。

(3) 本発明の第3の実施例に係る密着層及び主導電層のエッチング方法の説明

図8(a)～(d)は、本発明の第3の実施例に係るエッチング方法について示す断面図である。図4～図6のエッチング装置及び図7のダウンプロープラズマアッシャを用いて説明する。なお、以下の説明においては、各室101a/103a、102a/103a、104a/103a、105a/103aの接続部と、入口側ロードロックチャンバ104の入口及び出口側ロードロックチャンバ105の出口とに設けられたバルブの開閉について説明を省略しているが、適宜行われているものとする。

【0043】処理されるウエハ100は、図8(a)に示すように、直径6インチのシリコン基板31上にシリコン酸化膜からなる絶縁層32が形成され、絶縁層32に形成されたコンタクトホール33を被覆して絶縁層32上に膜厚50nmのTiN膜（密着層）34と膜厚350nmのタングステン膜（主導電層）35とが形成されている。また、所望の箇所に所定の形状の配線層を形成するため、タングステン膜35上に膜厚1700nmのレジストマスク36が形成されている。

【0044】まず、入口側ロードロックチャンバ104にウエハ100を搬入した後、入口側ロードロックチャンバ104、第1のチャンバ101内、搬送室103内及び第2のチャンバ102内を排気し、減圧する。所定の圧力に達したら、第1のチャンバ101内にウエハ100を搬入し、基板保持具111に載置する。

【0045】続いて、冷却手段112によりウエハ100を冷却し、基板温度を-50℃に保持する。次いで、ガス導入口115から流量150cc/分の三フッ化窒素(NF₃)ガスを導入し、第1のチャンバ101内のガス圧力を100mTorrに保持する。

【0046】次に、第1の電極111及び第2の電極113間に高周波電力200Wを印加する。これにより、電極111、113間のNF₃ガスがプラズマ化し、タングステン膜35がこれに曝されてエッチングが始まる。このとき、タングステン膜35のエッチングレートは300nm/分となり、TiN膜34に対するタングステン膜35のエッチング選択比は100以上となっている。

【0047】所定の時間が経過した後、図8(b)に示すように、タングステン膜35がエッチングされる。次いで、ウエハ100を搬送室103に搬出した後、さらに第2のチャンバ102内に搬入して基板保持具121上に載置する。このとき、第2のチャンバ102内に搬入されるまで、ウエハ100は大気に曝されないため、その表面に結露が生じるのを抑制することができる。

【0048】次に、基板保持具121上のウエハ100を加熱し、温度25℃に保持する。次いで、ガス導入口127から流量100cc/分の塩素(Cl₂)ガスを導入し、第2のチャンバ102内のガス圧力を50mTorrに保持する。次に、第1の電極121及び第2の

電極125間に高周波電力400Wを印加する。これにより、電極121, 125間の Cl_2 ガスがプラズマ化し、TiN膜34がこれに曝されてエッチングが始まる。このとき、TiN膜34のエッチングレートは200nm/分となり、タングステン膜に対するTiN膜34のエッチング選択比は100以上となっており、シリコン酸化膜に対するTiN膜34のエッチング選択比は7以上となっている。従って、レジストマスク36がエッチングされたとしても、TiN膜34を被覆するタングステン膜35aがマスクの役目を果たすため、エッチング形状の異常は生じない。

【0049】所定の時間が経過した後、図8(c)に示すように、TiN膜34がエッチングされる。これにより、タングステン膜35とTiN膜34のエッチングが完了する。次いで、出口側ロードロックチャンバ105を減圧した後、出口側ロードロックチャンバ105に第2のチャンバ102内からウエハ100を搬出する。続いて、出口側ロードロックチャンバ105を大気圧に戻した後、ウエハ100を外に取り出す。

【0050】次に、ウエハ100をプラズマアッシャのチャンバ131内に搬入し、基板保持具133に載置する。次に、基板保持具133上のウエハ100を加熱し、温度30℃に保持する。次いで、ガス導入口138から流量100cc/分の四フッ化炭素(CF_4)ガスと流量900cc/分の酸素(O_2)ガスの混合ガスを導入し、チャンバ131内のガス圧力を900mTorrに保持する。

【0051】次に、電力900Wをマイクロ波導入室134に導く。これにより、プラズマ生成室133内の $CF_4 + O_2$ ガスはマイクロ波電力を吸収してプラズマ化し、レジストマスク36がこれに曝されてエッチングが始まる。このとき、エッチングにより生成された反応生成物中にはタングステンやTiNが含まれているため、 O_2 ガスのみを用いたドライアッシングではこれらを除去することは非常に困難であるが、 CF_4 ガスを加えることにより、それらを効果的に除去することができる。

【0052】所定の時間が経過した後、図8(d)に示すように、レジストマスク36がエッチング・除去される。このようにして、TiN膜34及びタングステン膜35の2層膜からなる配線層37が絶縁層32上に形成される。以上のように、本発明の実施例に係るエッチング方法によれば、-50℃の低温で、タングステン膜35をエッチングし、25℃でTiN膜34をエッチングすることにより、タングステン膜35のエッチング時にはTiN膜34との選択比の確保ができ、TiN膜34のエッチング時にはTiN膜34のエッチングレート、及び下地の絶縁層32との選択比が十分に確保できるため、プロセスの安定性、再現性を確保することができる。

【0053】なお、上記の第3の実施例では、TiN膜

34のエッチングガスとして塩素を用いているが、 $Cl + Ar$, $Cl + He$, $Cl + N_2$ 等塩素を含むガスを用いてもよい。

【0054】

【発明の効果】以上のように、本発明に係る成膜方法においては、タングステンを含むガスを主としてジボランにより還元して第1のタングステン膜を形成し、その上にタングステンを含むガスを水素又はシランにより還元して第2のタングステン膜を形成している。従って、ともにCVD法により、反応ガスを切り換えるだけで、同じチャンバ内で連続成膜することが可能であり、スループットの向上を図ることができる。また、ジボランの還元により形成された第1のタングステン膜を密着層とし、その上の第2のタングステン膜を主導電層とすることにより、作成された配線層では、絶縁層との密着性を改善し、かつ表面モホロジを悪化させることなく厚膜化することが可能である。

【0055】更に、半導体基板上の絶縁層に形成された開口に上記2層のタングステン膜を埋め込む場合、ジボランの還元により形成される、開口の底部の半導体基板と接する第1のタングステン膜を薄くしてもよいので、半導体基板へのタングステンの侵入を抑制することが可能である。また、本発明に係るエッチング方法によれば、-20℃以下の低温で、タングステン膜をエッチングし、15℃以上の温度でTiN膜をエッチングしているので、タングステン膜のエッチング時にはTiN膜との選択比の確保ができ、TiN膜のエッチング時にはTiN膜のエッチングレート、及び下地絶縁層との選択比が十分に確保でき、プロセスの安定性、再現性を確保できる。

【0056】更に、本発明に係るレジスト膜の除去方法においては、酸素ガスにフッ素を含むガスを加えているので、レジスト膜とともに、タングステンやTiNが含まれている反応生成物を効果的に除去することができる。また、本発明に係るエッチング装置によれば、それぞれ異なる膜をエッチング可能な第1及び第2のチャンバを減圧可能な搬送路で連結することにより、第1のチャンバから第2のチャンバに基板を大気に曝すことなく移動させて、基板の表面での大気中の水分による結露を抑制することが可能である。

【0057】更に、低温でのエッチングが可能な第1のチャンバからこれよりも高い温度でのエッチングが可能な第2のチャンバに移された基板の温度は上昇するため、基板の加熱のための特別な設備や処理が不要になり、設備コストの削減と、スループットの向上を図ることができる。更に、2つのチャンバが連結されたエッチング装置を用いることで、2台の別々のエッチング装置を使用する場合に比べて装置コストの上昇を抑えることができ、かつ装置の設置面積の縮小を図ることができる。

【図面の簡単な説明】

【図1】図1(a)～(e)は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法を用いたプラグの形成方法について示す断面図である。

【図2】図2(a), (b)は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法を用いた他の例について示す断面図である。

【図3】図3は、本発明の第1の実施例に係る密着層及び主導電層の成膜方法に用いられるCVD装置について示す側面図である。

【図4】図4(a), (b)は、本発明の第2の実施例に係るエッチング装置の構成について示す側面図及び平面図である。

【図5】図5は、本発明の第2の実施例に係るエッチング装置のうち第1のエッチング室の詳細な構成について示す側面図である。

【図6】図6は、本発明の第2の実施例に係るエッチング装置のうち第2のエッチング室の詳細な構成について示す側面図である。

【図7】図7は、本発明の第3の実施例に係るレジストマスクの除去方法に用いられるプラズマアッシャについて示す側面図である。

【図8】図8(a)～(d)は、本発明の第3の実施例に係る配線層のエッチング方法及びレジストマスクの除去方法について示す断面図である。

【図9】図9(a), (b)は、従来例に係るタングステン膜を用いた配線層について示す断面図である。

【図10】図10(a), (b)は、従来例に係るブランケットタングステン膜を用いた配線層の問題点について示す断面図である。

【符号の説明】

11, 31 シリコン基板（半導体基板）、
12, 32 絶縁層、
13, 33 コンタクトホール（開口）、

14, 14a, 20 密着層（第1のタングステン膜）、
15, 15a, 21 主導電層（第2のタングステン膜）、

16, 22 プラグ（埋込み層）、

17, 23, 24, 37 配線層、

18 層間絶縁膜、

19 ビアホール（開口）、

21 チャンバ、

22 基板保持具、

10 34, 34a 密着層（TiN膜）、

35, 35a 主導電層（タングステン膜）、

36 レジストマスク（レジスト膜）、

91, 131 チャンバ、

92, 137 基板保持具、

93, 122 ヒータ（加熱手段）、

94 第1のガス導入口、

95 第2のガス導入口、

96, 106～110, 126, 139 排気口、

97, 100 ウエハ、

20 101, 101a 第1のチャンバ、

102, 102a 第2のチャンバ、

103, 103a 搬送室（搬送路）、

104, 104a 入口側ロードロックチャンバ、

105, 105a 出口側ロードロックチャンバ、

111, 121 基板保持具（第1の電極）、

112, 123 冷媒流路（冷却手段）、

113, 125 第2の電極、

114, 126 高周波電源、

115, 127, 138 ガス導入口、

30 124 基板温度調節手段、

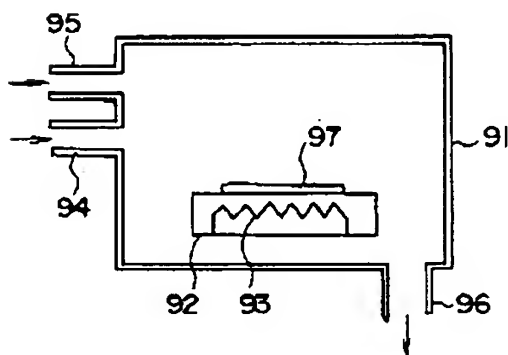
132 エッチング室、

133 プラズマ生成室、

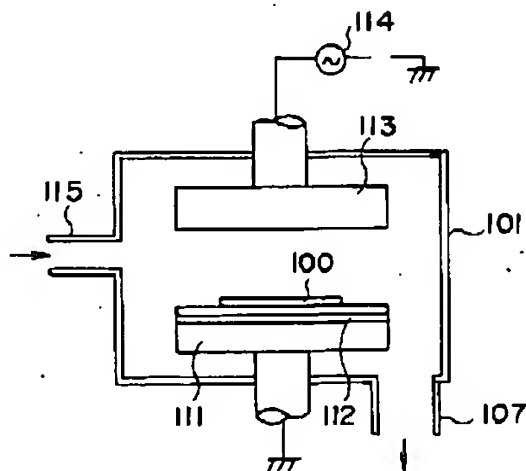
134 マイクロ波導入室、

135, 136 仕切り板。

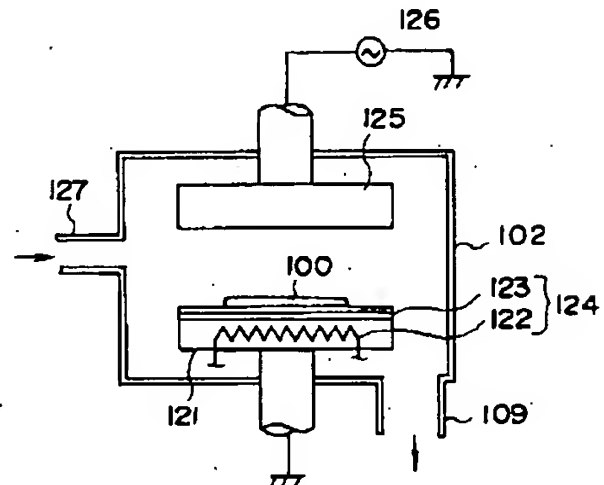
【図3】



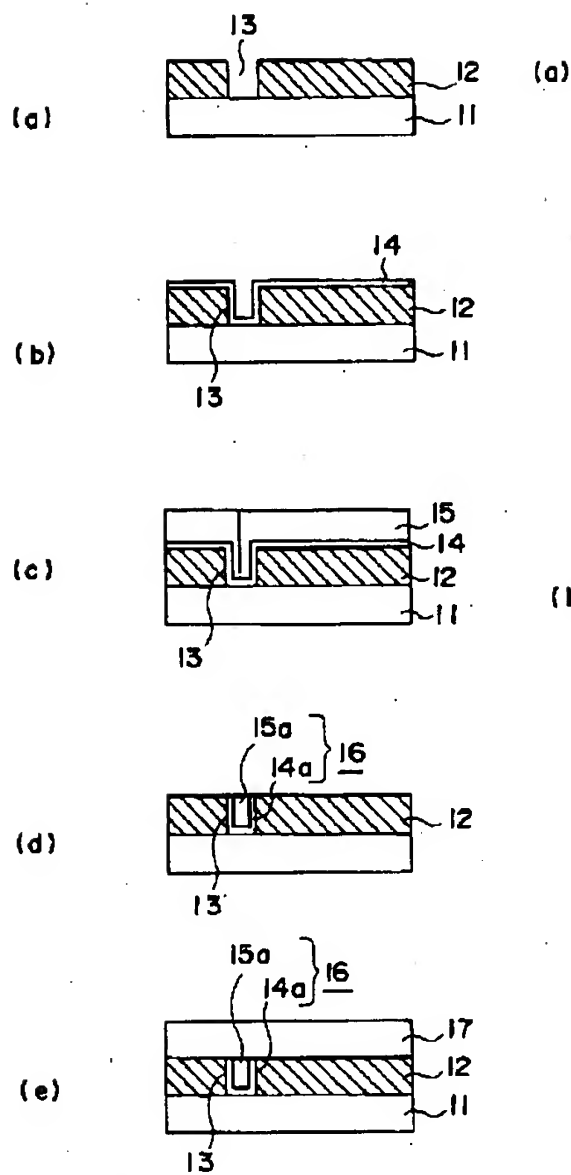
【図5】



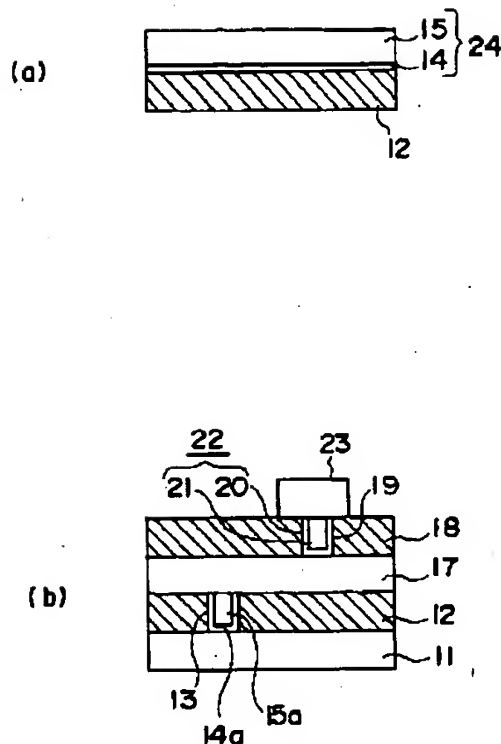
【図6】



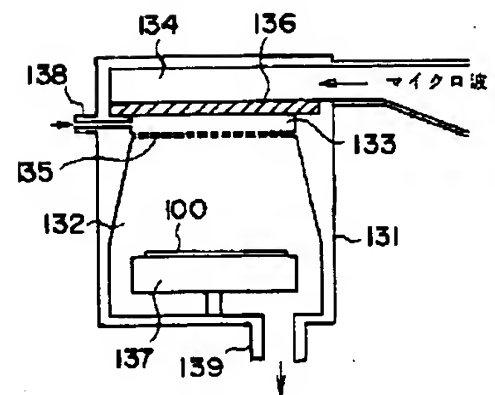
【図1】



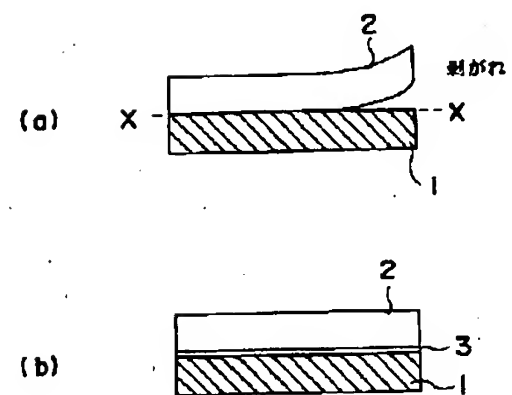
【図2】



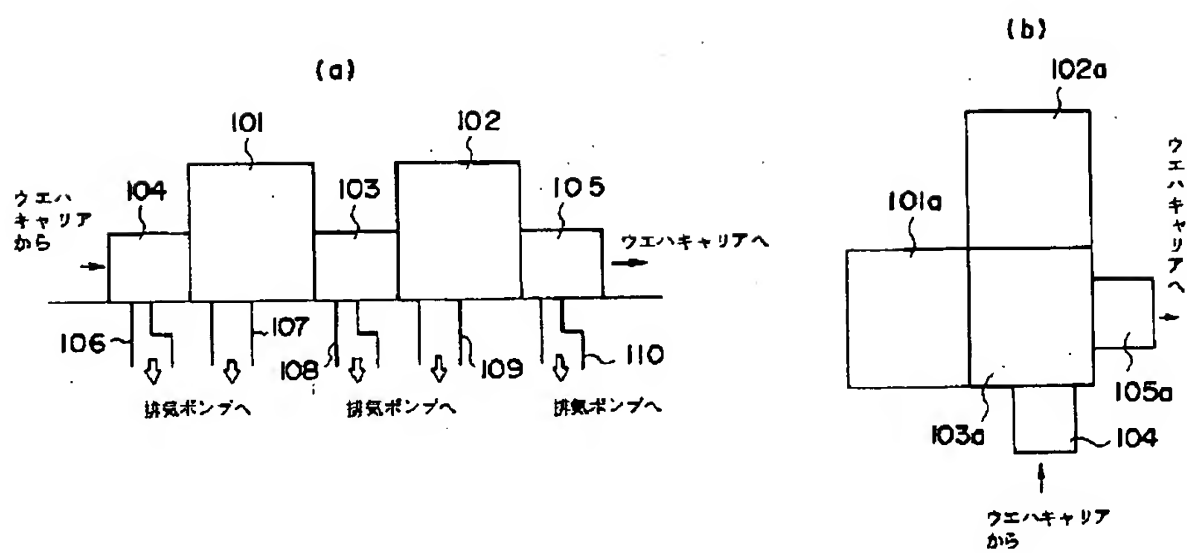
【図7】



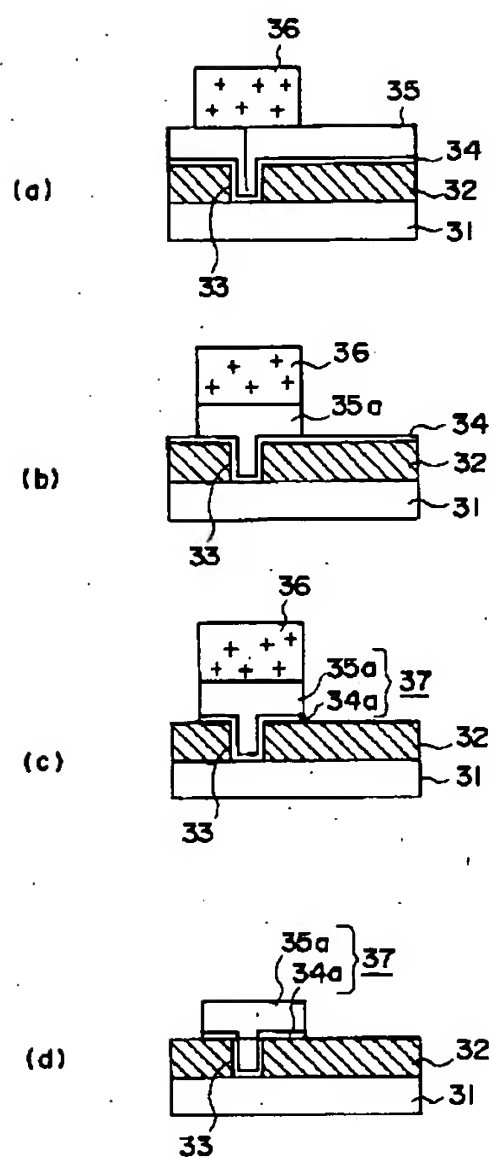
【図9】



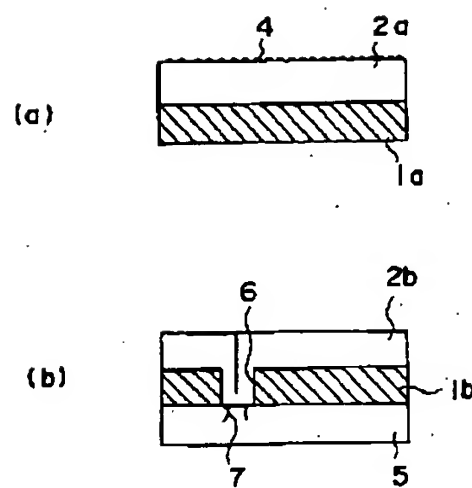
【図4】



【図 8】



【図 10】



フロントページの続き

(51)Int.Cl.⁶

H 0 1 L 21/285

21/3065

識別記号

庁内整理番号

F I

H 0 1 L 21/285

21/302

21/88

技術表示箇所

C

B

Q

